

EUROPEAN PATENT OFFICE

Patent Abstracts of Japan

PUBLICATION NUMBER : 62125653
PUBLICATION DATE : 06-06-87

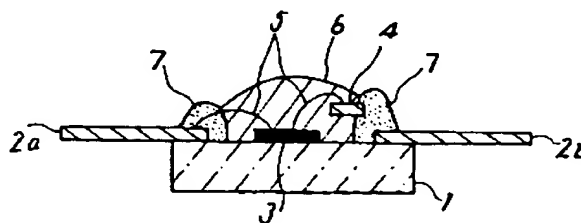
APPLICATION DATE : 26-11-85
APPLICATION NUMBER : 60267645

APPLICANT : MITSUBISHI ELECTRIC CORP;

INVENTOR : YAMAUCHI MASAHIDE;

INT.CL. : H01L 23/30

TITLE : SEMICONDUCTOR DEVICE



ABSTRACT : PURPOSE: To prevent varnish from separating by interposing a resin having larger bonding strength with leads than the varnish and high hardness between the leads and the varnish to seal the ends of the leads at a semiconductor element side, and separating the leads from the varnish.

CONSTITUTION: A dielectric device 1 made of BeO is composed of leads 2 made of metal, a semiconductor element 3 bonded separately from the leads on a dielectric substrate 1, a bridge 4 made of metal, fine wirings 5 made of metal to connect the element 3 with the leads, varnish 6 made of silicon for coating to seal the surface of the element 3, and an adhesive coating 7 made of a resin having larger bonding strength with the leads 2 than the varnish 6 such as epoxy and higher hardness. Heat generated at amplifying time is mainly dissipated through the substrate 1 to the air or other metal. Thus, even if the leads are bent elevationally, they are not separated to enhance the reliability of a semiconductor device.

COPYRIGHT: (C)1987,JPO&Japio

(19) 日本国特許庁(J P)

(11) 特許出願公開

(12) 公開特許公報(A)

昭62-125653

(51) Int. Cl.⁴

H 01 L 23/30

識別記号

庁内整理番号

R-6835-5F

(43) 公開 昭和62年(1987) 6月 6日

審査請求 未請求 発明の数 1 (全3頁)

(54) 発明の名称 半導体装置

(21) 特 願 昭60-267645

(22) 出 願 昭60(1985)11月26日

(73) 発 明 者 山 内 真 英 伊丹市瑞原4丁目1番地 三菱電機株式会社北伊丹製作所内

(71) 出 願 人 三菱電機株式会社 東京都千代田区丸の内2丁目2番3号

(72) 代 理 人 弁理士 大岩 増雄 外2名

明 細 書

1. 発明の名称

半 導 体 装 置

2. 特許請求の範囲

(1) 半導体素子と、この半導体素子を封止するワニスと、上記半導体素子に離隔して設けられ、金属線にて上記半導体素子と電気的に接続されたリードと、このリードと上記ワニスとの間に介在され、上記リードの上記半導体素子側の端部を封止するとともに、上記リードとワニスを互いに分離する上記ワニスよりもリードとの接合強度が大きく、かつ硬度の高い樹脂とを備えたことを特徴とする半導体装置。

(2) ワニスはシリコンからなるものであることを特徴とする特許請求の範囲第1項記載の半導体装置。

(3) 樹脂はエポキシ系の接着剤であることを特徴とする特許請求の範囲第1項または第2項記載の半導体装置。

3. 発明の詳細な説明

〔産業上の利用分野〕

この発明は、ワニスにより半導体素子を封止する半導体装置に関するものである。

〔従来の技術〕

第2図は、従来の半導体装置の断面図であり、図において、(1)はB₀₀等からなる誘電体基板、(2)はこの誘電体基板(1)の主面上に取り付けられた金属からなるリード、(3)は上記誘電体基板(1)の主面上に接着された高周波高出力用の半導体素子、(4)は金属からなるブリッジ、(5)は半導体素子とリード線とを導通させる金属からなる細線、(6)は半導体素子の表面をコーティングするシリコンからなるワニスである。

次に動作について説明する。高周波の入力電力(信号)はリード(2a)及び(4)に印加され金属細線(5)を経由して半導体素子(3)に到達する。また、半導体素子(3)で増幅された出力電力はリード(2b)より外部へ取り出される。増幅時発生した熱はおもに誘電体基板(1)を介して空気中あるいは他の金属体へ放熱される。

また、上記動作時半導体素子を外部からの影響を防ぐためワニス(6)がコーティングされている。即ち、①外部から半導体素子への湿気の侵入防止が可能なこと。②高周波に半導体素子がさらされても変質のないこと。③高周波損失($\tan \delta$)が小さいこと。④不純物含有量の少ないこと。の4項を満足する材質でなければならず、一般的にはシリコン系のワニスを採用されている。

〔考察が解決しようとする問題点〕

従来の半導体装置は以上のように構成されているので、半導体素子(3)表面をシリコン系ワニス(6)でコーティングしなければならなかつた。

しかし、上記半導体装置を、例えば混成集積回路装置に組込むには、①電気特性検査、②リード(2a),(2b)の半田付等が必要となるが、この時リード(2a),(2b)に上下方向の力が加わり、リード(2a),(2b)が変形し、これに伴ってリード(2a),(2b)上から上記ワニス(6)がはく離することが時々発生した。図3図は電気特性検査時のワニス(6)がはく離した状態を示す断面図である。

[3]

る。第1図において、(1)はBaO等からなる誘電体装置、(2)は誘電体装置(1)に取り付けられた金属からなるリード、(3)は上記誘電体基板(1)上にリード(2)と離隔して搭載された半導体素子、(4)は金属からなるブリッジ、(5)は半導体素子(3)とリード(2)を導通させる金属からなる細線、(6)は半導体素子(3)の表面をコーティングして封止するシリコンからなるワニス、(7)はエポキシ等の上記ワニス(6)よりもリード(2)との接着強度が大きく、かつ硬度の高い樹脂からなる接着剤コーティングである。

次に動作について説明する。高周波の入力電力(信号)はリード(2a)及び(4)に印加され金属細線(5)を経由して、半導体素子(3)に到達する。また半導体素子で増幅された出力電力は、リード(2b)より外部へ取り出される。

増幅時発生した熱は、おもに誘電体基板(1)を介して空気中あるいは、他の金属体へ放熱される。

また、上記動作時、半導体素子を外部からの影響を防ぐためワニス(6)がコーティングされている。即ち、①外部から半導体素子への湿気の侵入防止

ワニス(6)がはく離した状態で、長期間上記半導体素子(3)を動作させると、外部から湿気等が半導体素子(3)表面へ侵入し、致命故障を起すことが時々発生するという問題点があつた。

この発明は上記のような問題点を解消するためになされたもので、ワニスのはく離を防止できる半導体装置を得ることを目的とする。

〔問題点を解決するための手段〕

この発明に係る半導体装置は、リードとワニスとの間に、ワニスよりもリードとの接着強度が大きく、かつ硬度の高い樹脂を介在してリードの半導体素子側の端部を封止するとともに、リードとワニスとを互いに分離するようにしたものである。

〔作用〕

この発明における半導体装置は、リードをワニスよりも接着強度が大きく硬度の高い樹脂で封止しているので、リードが上下方向に曲げられてもはく離することがない。

〔発明の実施例〕

以下、この発明の一実施例を図について説明す

[4]

が可能なこと。②半導体素子が高周波にさらされても変質のないこと。③高周波損失($\tan \delta$)が小さいこと。④不純物含有量の少ないことの4項を満足する材質でなければならず、一般的にはシリコン系のワニスを採用されている。

〔発明の効果〕

以上のように、この発明によれば、リードをワニスよりも接着強度が大きく、かつ硬度の高い樹脂で封止するとともに、半導体素子はワニスで封止するようにしたので、リードが上下方向に曲げられてもはく離することはなく、これによつて半導体装置の信頼性が高まるという効果がある。

4. 図面の簡単な説明

第1図はこの発明の一実施例による半導体装置を示す断面図、第2図は従来の半導体装置を示す断面図、第3図は従来の半導体装置のリード部断面の拡大図である。

図において、(2)はリード、(3)は半導体素子、(6)はワニス、(7)は樹脂である。

なお、図中、同一符号は同一、又は相当部分を

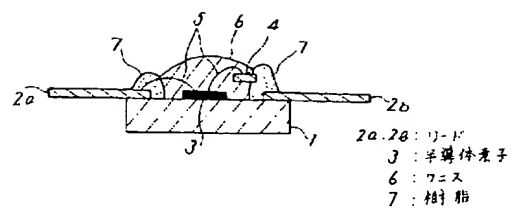
[5]

[6]

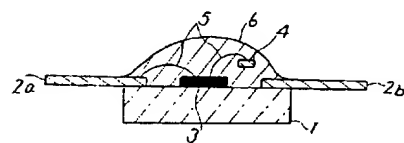
示す。

代理人 大 岩 増 雄

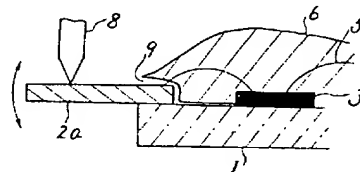
第 1 図



第 2 図



第 3 図



(7)

